



Attorney Docket No. 259/021

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Soo-Geun LEE, et al.

Art Unit: 2811

Serial No. 10/633,709

Examiner:

Filed: August 5, 2003

Confirmation No. 6770

For: STRUCTURE OF A CMOS IMAGE SENSOR AND
METHOD FOR FABRICATING THE SAME

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
Alexandria, VA 22313-1450

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. §119 is hereby claimed:

APPLICATION NO. 2003-0002932 filed 16 January 2003 – Republic of KOREA

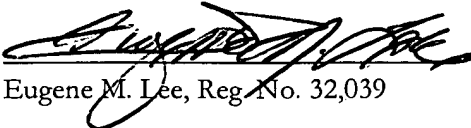
APPLICATION NO. 2003-0018651 filed 25 March 2003 – Republic of KOREA

APPLICATION NO. 2003-0034305 filed 29 May 2003 – Republic of KOREA

In support of this claim, filed herewith is/are a certified copy(ies) of said original foreign application(s).

Respectfully submitted,

Date: December 22, 2003


Eugene M. Lee, Reg. No. 32,039

LEE & STERBA, P.C.
1101 WILSON BOULEVARD, SUITE 2000
ARLINGTON, VA 22209
703.525.0978 TEL
703.525.4265 FAX

DEPOSIT ACCOUNT CHARGE AUTHORIZATION

If fee payment is enclosed, this amount is believed to be correct. However, the Director is hereby authorized to charge any deficiency or credit any overpayment to Deposit Account No. 50-1645.

Any additional fee(s) necessary to effect the proper and timely filing of the above-paper may also be charged to Deposit Account No. 50-1645.



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0002932
Application Number

출원 년 월 일 : 2003년 01월 16일
Date of Application
JAN 16, 2003

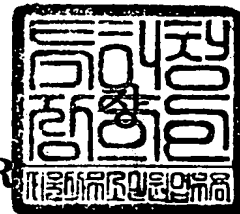
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 06 월 24 일

특 허 청

COMMISSIONER



【서지사항】

| | |
|------------|---|
| 【서류명】 | 특허출원서 |
| 【권리구분】 | 특허 |
| 【수신처】 | 특허청장 |
| 【참조번호】 | 0004 |
| 【제출일자】 | 2003.01.16 |
| 【발명의 명칭】 | C M O S 이미지 센서의 제조방법 |
| 【발명의 영문명칭】 | Method of manufacturing of CMOS image sensor |
| 【출원인】 | |
| 【명칭】 | 삼성전자 주식회사 |
| 【출원인코드】 | 1-1998-104271-3 |
| 【대리인】 | |
| 【성명】 | 김능균 |
| 【대리인코드】 | 9-1998-000109-0 |
| 【포괄위임등록번호】 | 2003-002377-2 |
| 【발명자】 | |
| 【성명의 국문표기】 | 이경우 |
| 【성명의 영문표기】 | LEE,Kyoung Woo |
| 【주민등록번호】 | 730807-1804827 |
| 【우편번호】 | 150-778 |
| 【주소】 | 서울특별시 영등포구 신길4동 삼성아파트 102동 202호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 이수근 |
| 【성명의 영문표기】 | LEE,Soo Geun |
| 【주민등록번호】 | 670717-1929411 |
| 【우편번호】 | 442-707 |
| 【주소】 | 경기도 수원시 팔달구 망포동 벽산아파트 117동 1602호 |
| 【국적】 | KR |
| 【취지】 | 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 균 (인) |

【수수료】

| | | | | |
|---------|----|---|--------|---|
| 【기본출원료】 | 16 | 면 | 29,000 | 원 |
|---------|----|---|--------|---|

| | | | | |
|---------|---|---|---|---|
| 【가산출원료】 | 0 | 면 | 0 | 원 |
|---------|---|---|---|---|

| | | | | |
|----------|---|---|---|---|
| 【우선권주장료】 | 0 | 건 | 0 | 원 |
|----------|---|---|---|---|

| | | | | |
|---------|---|---|---|---|
| 【심사청구료】 | 0 | 항 | 0 | 원 |
|---------|---|---|---|---|

| | | | | |
|------|--------|---|--|--|
| 【합계】 | 29,000 | 원 | | |
|------|--------|---|--|--|

| | | | | |
|--------|-------------------|--|--|--|
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 | | | |
|--------|-------------------|--|--|--|

【요약서】**【요약】**

본 발명은 CMOS 이미지 센서의 제조방법에 관한 것으로, 본 발명은 포토다이오드가 형성된 반도체 기판에 게이트 전극 및 소스/드레인 영역을 형성한 후, 그 결과물 상에 제1 층간절연막을 형성하는 단계; 상기 제1 층간절연막 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 소스/드레인 영역과 접촉되는 제1 콘택홀을 형성한 후, 상기 제1 콘택홀에 구리가 채워지도록 형성하여 제1 구리 콘택을 형성하고, 상기 제1 구리 콘택이 매몰된 제1 층간절연막 상부에 제1 구리확산 방지막을 형성하는 단계; 상기 제1 구리 확산 방지막 상부에 제2 층간절연막을 형성하고, 상기 제2 층간절연막상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 제1 구리콘택과 접촉하는 제2 콘택홀을 형성한 후, 상기 제2 콘택홀에 구리가 채워지도록 형성하여 제2 구리콘택을 형성하고, 상기 제2 구리 콘택이 매몰된 제2 층간절연막 상부에 제2 구리 확산 방지막을 형성하는 단계; 및 상기 결과물 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 포토 다이오드를 오픈하는 포토 다이오드 오픈부를 형성한 후, 상기 포토 다이오드 오픈부에 절연물질이 채워지도록 형성하여 매립하는 단계를 구비하는 것이다.

【대표도】

도 5

【명세서】

【발명의 명칭】

CMOS 이미지 센서의 제조방법{Method of manufacturing of CMOS image sensor}

【도면의 간단한 설명】

도 1은 CMOS 이미지 센서의 단위화소구조를 개략적으로 보이는 회로도이고,

도 2 내지 도 5는 본 발명에 따른 CMOS 이미지 센서의 제조방법을 도시한 공정순서도이다.

도면의 주요부분에 대한 부호의 설명

10: 반도체 기판 12: 제1 층간절연막

14: 제1 구리 확산방지막 16: 제2 층간절연막

18: 제2 구리 확산방지막 20: 제3 층간절연막

22: 제3 구리 확산방지막 PD: 포토 다이오드

C1: 제1 구리 콘택 C2: 제2 구리 콘택

C3: 제3 구리 콘택 PH: 포토 다이오드 오픈부

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <10> 본 발명은 CMOS 이미지 센서의 제조방법에 관한 것이다.
- <11> 이미지 센서(image sensor)는 1차원 또는 2차원이상의 광학 정보를 전기신호로 변환하는 장치이다. 이미지 센서의 종류는 크게 나누어 촬상관과 고체 촬상 소자로 분류된다. 촬상관은 텔레비전을 중심으로 하여 화상처리기술을 구사한 계측, 제어, 인식 등에서 널리 상용되며 응용기술이 발전되었다. 시판되는 고체 이미지 센서는 MOS(metal-oxide-semiconductor) 형과 CCD(charge coupled device) 형의 2 종류가 있다.
- <12> CMOS 이미지 센서는 CMOS 제조기술을 이용하여 광학적 이미지를 전기적 신호로 변환시키는 소자로서, 화소수만큼 MOS 트랜지스터를 만들고 이것을 이용하여 차례차례 출력을 검출하는 스위칭 방식을 채용하고 있다. CMOS 이미지 센서는 종래 이미지 센서로 널리 사용되고 있는 CCD 이미지 센서에 비해 구동 방식이 간편하고 다양한 스캐닝 방식의 구현이 가능하며, 신호처리 회로를 단일칩에 집적할 수 있어 제품의 소형화가 가능할 뿐만 아니라 호환성의 CMOS 기술을 사용하므로 제조단가를 낮출수 있고, 전력 소모 또한 크게 낮다는 장점을 지니고 있다.
- <13> 도 1은 4개의 트랜지스터와 2개의 커패시턴스 구조로 이루어지는 CMOS 이미지 센서의 단위화소를 보이는 회로도로서, 광감지 수단인 포토다이오드(PD)와 4개의 트랜지스터로 구성되는 CMOS 이미지 센서의 단위화소를 보이고 있다. 4개의 트랜지스터 중 트랜스퍼 트랜지스터(T_x)는 포토다이오드(PD)에서 생성된 광전하를 플로팅 확산영역(FD)으로

전송하는 신호를 전달하고, 리셋 트랜지스터(R_x)는 플로팅 확산영역(FD)을 공급전압(V_{DD}) 레벨로 리셋시키는 신호를 전달하고, 드라이브 트랜지스터(D_x)는 소스 팔로우(source follower)로서 역할하며, 셀렉트 트랜지스터(S_x)는 픽셀 데이터 인에이블(Pixel data enable) 신호를 인가받아 픽셀 데이터신호를 출력으로 전송하는 역할을 한다.

<14> 이와 같이 구성된 이미지 센서 단위화소에 대한 동작은 다음과 같이 이루어진다. 처음에는 리셋 트랜지스터(R_x), 트랜스퍼 트랜지스터(T_x) 및 셀렉트 트랜지스터(S_x)를 온시켜 단위화소를 리셋시킨다. 이때, 포토 다이오드(PD)가 공핍되기 시작하여 전하축적이 발생하고, 플로팅 확산영역은 공급전압(V_{DD})까지 전하 축전된다. 그리고 트랜스퍼 트랜지스터(T_x)를 오프시키고 셀렉트 트랜지스터(S_x)를 온시킨 다음 리셋 트랜지스터(R_x)를 오프시킨다. 이와 같은 동작 상태에서 단위화소 출력단(S0)으로부터 출력전압 V_1 을 읽어 버퍼에 저장시키고 난 후, 트랜스퍼 트랜지스터(T_x)를 온시켜 빛의 세기에 따라 변화된 커패시턴스 C_p 의 캐리어들을 커패시턴스 C_f 로 이동시킨 다음, 다시 출력단(Out)에서 출력전압 V_2 를 읽어들이어 V_1 - V_2 에 대한 아날로그 데이터를 디지털 데이터로 변경시킴으로 단위화소에 대한 동작주기가 완료된다.

<15> 이와 같은 구조를 가진 CMOS 이미지 센서 제조공정 중 콘택을 형성하는 공정은 다음과 같다.

<16> 우선, 포토다이오드(PD) 등을 포함한 소정의 하부구조 형성이 완료된 반도체 기판에 게이트 전극, 소스/드레인 영역을 형성하여 트랜지스터를 형성하고, 이 결과물 전면에서 층간절연막을 형성하는 공정이 진행된다. 이어, 상기 트랜지스터의 소스/드레인 영역

과 각각 접촉하는 콘택홀을 형성하고, 이 콘택홀이 채워지도록 상기 결과물 전면에 알루미늄(Al)을 형성하여 알루미늄 콘택을 형성하는 공정이 진행된다.

<17> 그러나, 알루미늄 콘택은 $0.13\mu\text{m}$ 이하 공정에서 저스피드, 고저항 등의 문제가 대두되어 CMOS 이미지 센서의 성능을 저하시키는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<18> 상술한 문제점을 해결하기 위한 본 발명의 목적은 $0.13\mu\text{m}$ 이하 공정에서 CMOS 이미지 센서의 성능을 향상시킬 수 있도록 하는 콘택을 형성하는 CMOS 이미지 센서의 제조방법을 제공함에 있다.

【발명의 구성 및 작용】

<19> 상술한 문제점을 해결하기 위한 본 발명의 사상은 포토다이오드가 형성된 반도체 기판에 게이트 전극 및 소스/드레인 영역을 형성한 후, 그 결과물 상에 제1 층간절연막을 형성하는 단계; 상기 제1 층간절연막 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 소스/드레인 영역과 접촉되는 제1 콘택홀을 형성한 후, 상기 제1 콘택홀에 구리가 채워지도록 형성하여 제1 구리 콘택을 형성하고, 상기 제1 구리 콘택이 매몰된 제1 층간절연막 상부에 제1 구리확산 방지막을 형성하는 단계; 상기 제1 구리 확산 방지막 상부에 제2 층간절연막을 형성하고, 상기 제2 층간절연막 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 제1 구리콘택과 접촉하는 제2 콘택홀을 형성한 후, 상기 제2 콘택홀에 구리가 채워지도록 형

성하여 제2 구리콘택을 형성하고, 상기 제2 구리 콘택이 매몰된 제2 층간절연막 상부에 제2 구리 확산 방지막을 형성하는 단계; 및 상기 결과물 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 포토 다이오드를 오픈하는 포토 다이오드 오픈부를 형성한 후, 상기 포토 다이오드 오픈부에 절연물질이 채워지도록 형성하여 매립하는 단계를 구비하는 것이다.

<20> 상기 포토 다이오드 오픈부는 외부의 광에 하부의 상기 포토 다이오드가 반응할 수 있도록 하기 위해 형성하는 것이 바람직하고, 상기 제1 층간 절연층은 ILD 층과 같은 투명한 층으로 형성하는 것이 바람직하다.

<21> 상기 제2 층간 절연층은 IMD층과 같은 투명한 층으로 형성하는 것이 바람직하고, 제1 구리 확산 방지막 및 제2 구리 확산 방지막은 상기 제1 구리 콘택 및 제2 구리 콘택에 매립된, 열을 이용한 공정에 의해 확산되는 구리의 특성을 방지하는 막질로써, SiN, SiC 재질로 형성하는 것이 바람직하고, 상기 포토 다이오드 오픈부에 형성되는 절연물질은 투명막질인 것이 바람직하다.

<22> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 일 실시 예를 설명하고자 한다.

<23> 도 2 내지 도 5는 본 발명에 따른 CMOS 이미지 센서의 제조방법을 도시한 공정순서도이다.

<24> 제1 단계로서, 도 2에 도시된 공정결과는 아래에 진행되는 공정단계들에 의해 형성된다. 우선, 포토다이오드(PD) 등을 포함한 소정의 하부구조 형성이 완료된 반도체 기판(10)에 게이트 전극(G), 소스/드레인 영역(S, D)을 통상적인 방법으로 형성하여 트

랜지스터를 형성하고, 이 결과물 전면에 제1 층간절연막(12)을 형성하는 공정이 진행된다. 이때, 형성되는 제1 층간절연막은 투명막인 산화막, 폴리사이드 재료의 ILD(Inter layer dielectric)로 형성한다. 이어, 상기 트랜지스터의 소스/드레인 영역(S, D)과 각각 접촉하는 콘택홀을 형성하고, 이 콘택홀이 채워지도록 상기 결과물 전면에 구리(Cu)를 형성하여 제1 구리 콘택(C1)을 형성하는 공정이 진행된다. 이 콘택을 형성하는 구리(Cu)는 알루미늄 대비 저저항, 고스피드 등의 특성을 가진 물질로, $0.13\mu\text{m}$ 이하 공정에서 형성되는 CMOS 이미지 센서 콘택의 매립물로 적합하다. 이어, 상기 제1 구리 콘택(C1)이 매몰된 제1 층간절연막(12) 상부에 제1 구리 확산 방지막(14)을 형성하는 공정이 진행된다. 이 제1 구리 확산 방지막(14)은 이후 수행될 열을 이용한 공정에 의해 확산되는 구리의 특성을 방지하는 막질로써, SiN, SiC 재료로 형성한다.

<25> 제2 단계로서, 도 3에 도시된 공정결과는 아래에 진행되는 공정단계들에 의해 형성된다. 이어, 상기 결과물 전면에 제2 층간절연막(16)을 형성하고, 이를 관통하여 상기 형성된 제1 구리 콘택(C1)과 접촉하도록, 상기 제2 층간 절연막(16)에 사진식각공정을 수행하여 제2 콘택홀을 형성하고, 이 제2 콘택홀이 채워지도록 상기 결과물 전면에 구리(Cu)를 형성하여 제2 구리 콘택(C2)을 형성하는 공정이 진행된다. 이어, 상기 제2 구리 콘택(C2)이 매몰된 제2 층간절연막(16) 상부에 제2 구리 확산 방지막(18)을 형성하는 공정이 진행된다. 이어서, 제2 층간절연막(16), 제2 콘택홀, 제2 구리 콘택(C2)의 형성과 마찬가지로 제3 층간절연막(20), 제3 콘택홀, 제3 구리 콘택(C3) 및 제3 구리 확산 방지막(22)을 형성하는 공정이 진행된다. 상기 제2 층간절연막(16) 및 제3 층간절연막(20)은 투명막인 IMD(inter metal dielectric)와 같은 재료로 형성한다.

<26> 제3 단계로서, 도 4에 도시된 공정결과는 아래에 진행되는 공정단계들에 의해 형성된다. 상기 결과물 상에 감광막 패턴(미도시)을 형성하고 이를 마스크로 하여 사진식각 공정을 수행하면, 포토 다이오드 오픈부(PH)를 형성하는 공정이 진행된다. 이 포토 다이오드 오픈부(PH)는 상기 제3 구리 확산 방지막(22), 제3 층간절연막(20), 제2 구리 확산 방지막(18), 제2 층간절연막(16) 및 제1 구리 확산 방지막(14)을 관통하여 하부에 위치한 상기 포토 다이오드(PD)가 오픈될 수 있도록 하는 홀로써, 포토 다이오드(PD)가 외부의 광에 반응할 수 있도록 하기 위해 형성한다. 상기 제3 구리 확산 방지막(22), 제2 구리 확산 방지막(18) 및 제1 구리 확산 방지막(16)은 SiN, SiC 등의 재질로 형성되는 불투명막으로, 하부에 위치한 포토 다이오드(PD)에 투과되는 외부의 광을 차단하여 이미지 센서동작이 불가능하였다. 따라서, 상기 포토 다이오드 오픈부(PH)의 형성을 통해 포토 다이오드(PD) 상부에 형성된 제1, 제2 및 제3 구리 확산 방지막을 동시에 제거하여 포토 다이오드(PD)가 외부의 광에 반응할 수 있도록 오픈한다.

<27> 제4 단계로서, 도 5에 도시된 공정결과는 아래에 진행되는 공정단계들에 의해 형성된다. 상기 결과물의 포토 다이오드 오픈부(PH)가 채워지도록 절연막(26)을 형성하는 공정이 진행된다. 이때, 상기 포토 다이오드 오픈부(PH)는 상기 제3 구리 확산 방지막(22), 제3 층간 절연막(20), 제2 구리 확산 방지막(18), 제2 층간 절연막(16) 및 제1 구리 확산 방지막(14)에 걸쳐 형성되어 스텝 커버리지가 높기 때문에, 포토 다이오드 오픈부(PH)가 갭필(gap fill)되기 용이한 SOD(spin on deposition)등의 방식으로 형성한다. 이때, 상기 절연막(26)을 형성하기 이전 결과물의 전면에 보호막(24)을 형성할 수도 있다.

- <28> 상기 결과물 상부에 블루 칼라필터(미도시), 레드 칼라필터(미도시) 및 그린 칼라필터(미도시) 각각을 칼라 필터 어레이 마스크를 이용하여 차례로 형성한 후, 그 상부에 각각의 칼라필터와 중첩되는 마이크로 렌즈를 형성함으로써, 본 공정이 완료된다.
- <29> 본 실시 예에서 제2 층간 절연막, 제3 층간 절연막의 형성인 이층구조만이 서술되고 있지만, 이는 당업자에 의해 3층, 4층, 4층 이상의 다층구조로의 변경도 가능함을 원칙으로 한다. 이에 수반하여, 제1 구리 콘택, 제2 구리 콘택 및 제3 구리 콘택에 한정된 구조만이 서술되고 있지만, 이는 당업자에 의해 제4 구리콘택, 제4 구리 콘택 이상의 다층구조로의 변경도 가능함은 물론이다.
- <30> 따라서, 상기 CMOS 이미지 센서의 콘택을 구리로 형성하고, 이로 인해 발생하는 구리의 확산을 방지할 수 있는 구리 확산 방지막도 형성하고, 이 구리 확산 방지막의 형성으로 인해 차단된 외부의 광이 투과될 수 있도록 포토 다이오드 오픈부를 형성함으로써, $0.13\mu\text{m}$ 이하 공정에서 CMOS 이미지 센서의 성능을 향상시킬 수 있게 된다.

【발명의 효과】

- <31> 이상에서 살펴본 바와 같이 본 발명은 상기 CMOS 이미지 센서의 콘택을 구리로 형성하고, 이로 인해 발생하는 구리의 확산을 방지할 수 있는 구리 확산 방지막도 형성하고, 이 구리 확산 방지막의 형성으로 인해 차단된 외부의 광이 투과될 수 있도록 포토 다이오드 오픈부를 형성함으로써, $0.13\mu\text{m}$ 이하 공정에서 CMOS 이미지 센서의 성능을 향상시킬 수 있게 되는 효과가 있다.

<32> 상기에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

포토다이오드가 형성된 반도체 기판에 게이트 전극 및 소스/드레인 영역을 형성한 후, 그 결과물 상에 제1 층간절연막을 형성하는 단계;

상기 제1 층간절연막 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 소스/드레인 영역과 접촉되는 제1 콘택홀을 형성한 후, 상기 제1 콘택홀에 구리가 채워지도록 형성하여 제1 구리 콘택을 형성하고, 상기 제1 구리 콘택이 매몰된 제1 층간절연막 상부에 제1 구리확산 방지막을 형성하는 단계;

상기 제1 구리 확산 방지막 상부에 제2 층간절연막을 형성하고, 상기 제2 층간절연막상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 제1 구리콘택과 접촉하는 제2 콘택홀을 형성한 후, 상기 제2 콘택홀에 구리가 채워지도록 형성하여 제2 구리콘택을 형성하고, 상기 제2 구리 콘택이 매몰된 제2 층간절연막 상부에 제2 구리 확산 방지막을 형성하는 단계; 및

상기 결과물 상의 소정영역에 패턴을 형성하고, 이를 마스크로 식각공정을 수행하여, 하부의 상기 포토 다이오드를 오픈하는 포토 다이오드 오픈부를 형성한 후, 상기 포토 다이오드 오픈부에 절연물질이 채워지도록 형성하여 매립하는 단계를 구비하는 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【청구항 2】

제1 항에 있어서, 상기 포토 다이오드 오픈부는

외부의 광에 하부의 상기 포토 다이오드가 반응할 수 있도록 하기 위해 형성하는 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【청구항 3】

제1 항에 있어서, 상기 제1 층간 절연층은

ILD 층과 같은 투명한 층으로 형성하는 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【청구항 4】

제1 항에 있어서, 상기 제2 층간 절연층은

IMD층과 같은 투명한 층으로 형성하는 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【청구항 5】

제1 항에 있어서, 제1 구리 확산 방지막 및 제2 구리 확산 방지막은

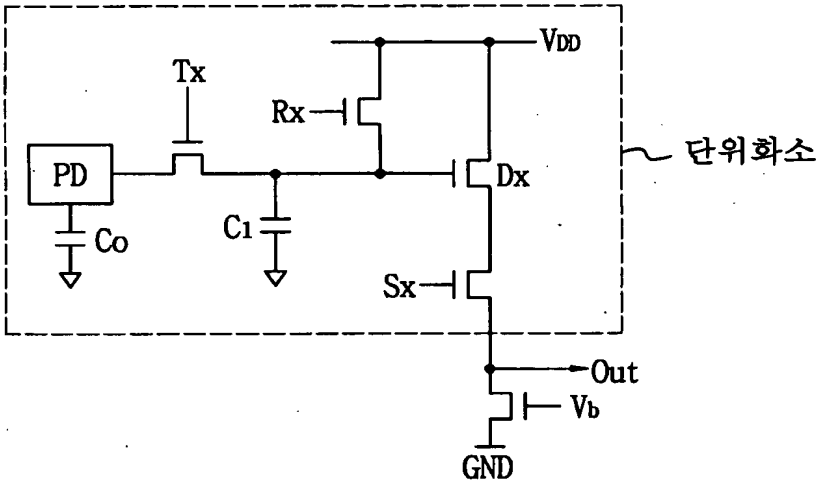
상기 제1 구리 콘택 및 제2 구리 콘택에 매립된, 열을 이용한 공정에 의해 확산되는 구리의 특성을 방지하는 막질로써, SiN, SiC 재질로 형성하는 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【청구항 6】

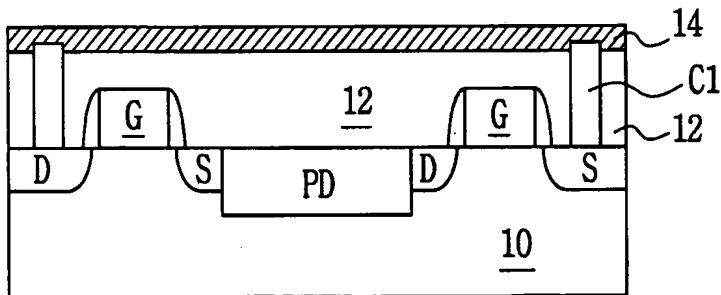
제1 항에 있어서, 상기 포토 다이오드 오픈부에 형성되는 절연물질은
투명막질인 것을 특징으로 하는 CMOS 이미지 센서의 제조방법.

【도면】

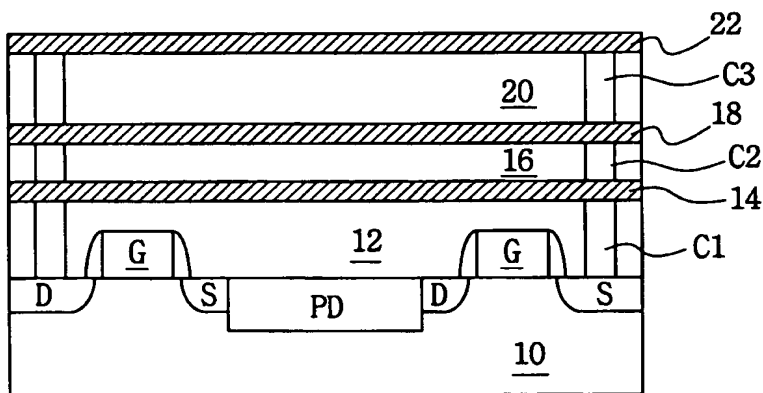
【도 1】



【도 2】



【도 3】



[illegible]